

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**



**Generated Document.**

**(21) Application number: 04140957**

(51) Intl. Cl.: H04N 5/335

(22) Application date: 06.05.92

**(43) Date of application publication: 26.11.93**

**(84) Designated contracting states:**

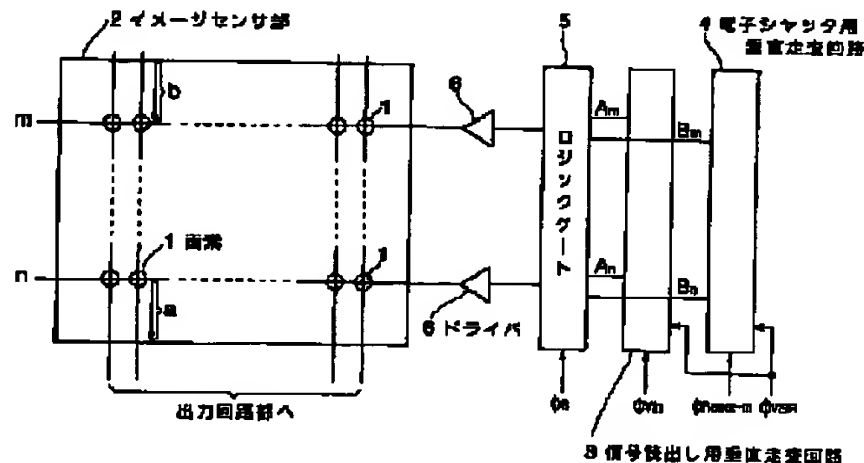
(72) Inventor: HAMAZAKI MASAHARU

**(74) Representative:**

**(57) Abstract:**

**PURPOSE:** To obtain a solid-state image pickup device having an electronic shutter function which is capable of reducing the number of driver to be required by half and reducing the impedance of a path impressing a selection signal on a horizontal line.

**CONSTITUTION:** In a solid-state image pickup device having an electronic shutter function, a vertical scanning circuit for reading signals 3 and a vertical scanning circuit for electronic shutter 4 are provided on one side of an image sensor part 2, and the selection signals (bit signal) from the both vertical scanning circuits 3, 4 are made to be inputted in a horizontal line by switching them at a logic gate 5.



**COPYRIGHT: (C)1993,JPO&Japio**

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-316431

(43)公開日 平成5年(1993)11月26日

(51)Int.Cl.<sup>5</sup>  
H04N 5/335

識別記号

庁内整理番号

F I

技術表示箇所

Q

審査請求 未請求 請求項の数3(全6頁)

(21)出願番号 特願平4-140957

(22)出願日 平成4年(1992)5月6日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 浜崎 正治

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74)代理人 弁理士 船橋 国則

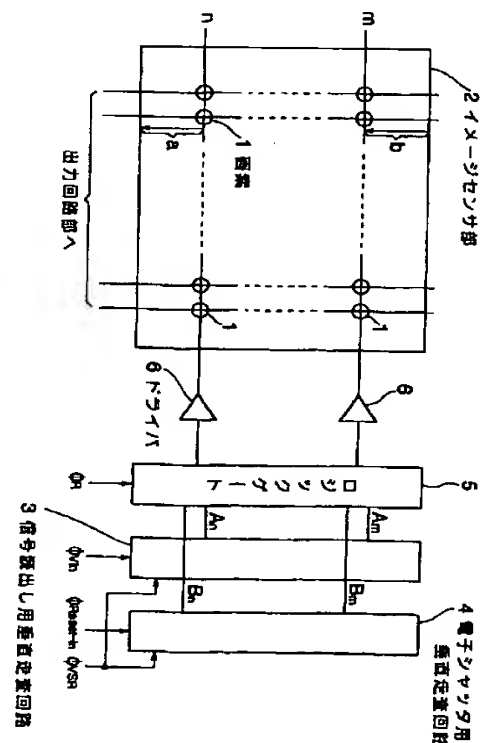
(54)【発明の名称】 固体撮像装置

(57)【要約】

【目的】 必要とするドライバの数を半分に削減し、水平ラインに選択信号を印加する経路のインピーダンスの低減を可能とした電子シャッタ機能を持つ固体撮像装置を提供する。

【構成】 電子シャッタ機能を持つ固体撮像装置において、信号読出し用垂直走査回路3と電子シャッタ用垂直走査回路4をイメージセンサ部2の片側に設け、両垂直走査回路3、4からの選択信号(ビット信号)をロジックゲート5で切り換えて水平ラインに入力するようにする。

本発明の一実施例を示す構成図



## 【特許請求の範囲】

【請求項1】 複数の画素が水平及び垂直方向にマトリクス状に2次元配置されたイメージセンサ部と、前記イメージセンサ部の各水平ラインの1つを順次選択しつつその選択した水平ラインの各画素から信号を読み出す信号読出し用垂直走査手段と、前記信号読出し用垂直走査手段によって選択されかつ垂直信号線に読み出されて一時的に記憶された水平ラインの各画素からの信号を一定の順序で読み出す水平走査手段と、前記信号読出し用垂直走査手段により現在選択されている水平ラインからシャッタ時間に対応したライン数だけ垂直走査方向に離間した水平ラインを、前記信号読出し用垂直走査手段と同じ切換え速度で順次選択しつつその選択した水平ラインの各画素の信号をリセットする電子シャッタ用垂直走査手段とを備え、前記信号読出し用垂直走査手段と前記電子シャッタ用垂直走査手段を前記イメージセンサ部の片側に配置したことを特徴とする固体撮像装置。

【請求項2】 前記信号読出し用垂直走査手段からの選択信号と前記電子シャッタ用垂直走査手段からの選択信号とを切り換えて前記イメージセンサ部の水平ラインに入力するロジックゲートを有することを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記電子シャッタ用垂直走査手段は、現在リセットする水平ラインを選択する選択信号に加え、信号読出し用垂直走査手段によって信号を読み出す水平ラインを選択する選択信号をも出力することを特徴とする請求項1記載の固体撮像装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、いわゆる電子シャッタ機能を持つ固体撮像装置に関し、特に各画素に蓄積された電荷を電気信号として読み出す構成のMOS型固体撮像装置に代表される固体撮像装置に関する。

## 【0002】

【従来の技術】MOS型などの固体撮像装置は、複数の画素が水平及び垂直方向にマトリクス状に2次元配置されたイメージセンサ部を有し、垂直走査回路によって選択された水平ラインの各画素に蓄積された電荷を電気信号として各垂直信号線へ読み出し、相関二重サンプリング(CDS)回路により雑音抑圧したうえで、水平走査回路によって1水平ラインの信号を一定の順序で水平信号線に読み出す構成となっている。

【0003】この種の固体撮像装置であって、電子シャッタ機能を備えた従来の固体撮像装置には、現在選択されている水平ラインからシャッタ時間に対応したライン数だけ垂直走査方向に離間した水平ラインを信号読出し用垂直走査回路と同じ切換え速度で順次選択しつつその選択した水平ラインの各画素の信号をリセットするため

の電子シャッタ用垂直走査回路が設けられている。そして、この電子シャッタ用垂直走査回路と信号読出し用垂直走査回路とは、イメージセンサ部の両側に分けて配置され、各垂直走査回路に対応して設けられたスイッチングトランジスタによって切換え使用されるようになっていた。

## 【0004】

【発明が解決しようとする課題】しかしながら、上記構成の従来の固体撮像装置では、電子シャッタ用垂直走査回路と信号読出し用垂直走査回路とが、イメージセンサ部の両側に分けて配置され、各垂直走査回路に対応してドライバが設けられているため、水平ラインに選択信号を印加する経路のインピーダンスが、ドライバのオン抵抗とスイッチングトランジスタのオン抵抗の和で決まり、トランジスタのチャネル幅Wとして電子シャッタ機能を持たない場合の2倍必要となる欠点があった。

【0005】そこで、本発明は、必要とするドライバの数を半分に削減し、水平ラインに選択信号を印加する経路のインピーダンスの低減を可能とした電子シャッタ機能を持つ固体撮像装置を提供することを目的とする。

## 【0006】

【課題を解決するための手段】本発明による固体撮像装置は、複数の画素が水平及び垂直方向にマトリクス状に2次元配置されたイメージセンサ部と、このイメージセンサ部の各水平ラインの1つを順次選択しつつその選択した水平ラインの各画素から信号を読み出す信号読出し用垂直走査手段と、この信号読出し用垂直走査手段によって選択されかつ垂直信号線に読み出されて一時的に記憶された水平ラインの各画素からの信号を一定の順序で読み出す水平走査手段と、信号読出し用垂直走査手段により現在選択されている水平ラインからシャッタ時間に対応したライン数だけ垂直走査方向に離間した水平ラインを、信号読出し用垂直走査手段と同じ切換え速度で順次選択しつつその選択した水平ラインの各画素の信号をリセットする電子シャッタ用垂直走査手段とを備え、信号読出し用垂直走査手段と電子シャッタ用垂直走査手段をイメージセンサ部の片側に配置した構成となっている。

【0007】また、信号読出し用垂直走査手段からの選択信号と電子シャッタ用垂直走査手段からの選択信号とを切り換えてイメージセンサ部の水平ラインに入力するロジックゲートを有する構成となっている。さらに、電子シャッタ用垂直走査手段は、現在リセットする水平ラインを選択する選択信号に加え、信号読出し用垂直走査手段によって信号を読み出す水平ラインを選択する選択信号をも出力する構成となっている。

## 【0008】

【作用】信号読出し用垂直走査手段と電子シャッタ用垂直走査手段をイメージセンサ部の片側に配置することで、両垂直走査手段にドライバを兼用することができる

ため、必要とするドライバの数を半分に削減でき、これに伴い水平ラインに選択信号を印加する経路のインピーダンスを低減できる。また、信号読出し用垂直走査手段からの選択信号と電子シャッタ用垂直走査手段からの選択信号とをロジックゲートによって切り換えるようにすることで、スイッチング素子を用いなくても両選択信号を切り換えることができる。

【0009】さらに、電子シャッタ用垂直走査手段が信号を読み出す水平ラインを選択する選択信号をも出力することで、相関二重サンプリング(CDS)用リセットと電子シャッタ用リセットとが同時に行われるので、信号読出し用垂直走査手段によって選択された水平ラインの信号の相関二重サンプリングのためのリセット動作が電子シャッタ用垂直走査手段によって妨げられる虞れがなくなる。

#### 【0010】

【実施例】以下、本発明の実施例を図面に基いて詳細に説明する。図1は、本発明による固体撮像装置の一実施例を示す構成図である。図1において、例えばフォトセンサとMOSトランジスタの組合せによって形成される複数の画素1(図面上、○印のシンボルとして示し、具体的な構成は省略する)が水平及び垂直方向にマトリクス状に2次元配置されてイメージセンサ部2を構成している。

【0011】このイメージセンサ部2の図の右側には、水平方向の画素列からなる各水平ラインの1つを順次選択しつつその選択した水平ラインの各画素から信号を読み出す信号読出し用垂直走査回路3と、この信号読出し用垂直走査回路3により現在選択されている水平ラインからシャッタ時間に対応したライン数だけ垂直走査方向に離間した水平ラインを順次選択しつつその選択した水平ラインの各画素の信号をリセットする電子シャッタ用垂直走査回路4とが配置されている。

【0012】信号読出し用垂直走査回路3及び電子シャッタ用垂直走査回路4は共に、シフト用クロックパルス $\phi_{VSR}$ をシフトクロックとするシフトレジスタからなり、互いに同期しつつ選択する水平ラインを同じ切換え速度で順次切り換える。信号読出し用垂直走査回路3は、水平ラインのライン数に対応した各ビット信号 $A_1, A_2, \dots$ を出力し、多数あるビットのうち現在読出しのため選択する水平ライン(例えば、 $n$ 番目の水平ライン)のビットのみを「1」とし、他のビットを全て「0」とする。そして、1H(H:水平走査期間)毎にその「1」となるビットを垂直方向にシフトする。

【0013】一方、電子シャッタ用垂直走査回路4は、水平ラインのライン数に対応した各ビット信号 $B_1, B_2, \dots$ を出力し、多数あるビットのうち現在電子シャッタのためリセットする水平ライン(例えば、 $m$ 番目の水平ライン)のビットと、信号読出し用垂直走査回路3によって選択されている $n$ 番目の水平ラインのビットを

「1」とし、それ以外のビットを全て「0」とする。すなわち、電子シャッタ用垂直走査回路4は、電子シャッタのためリセットする水平ライン $m$ のビット信号 $A_m$ に加え、信号を読み出す水平ライン $n$ のビット信号 $A_n$ をも出力する。これは、信号読出し用垂直走査回路3により選択された相関二重サンプリングのためのリセット動作を電子シャッタ動作が阻むことがないようにするためである。この電子シャッタ用垂直走査回路4の「1」となる2つのビットは、1H毎に垂直方向に信号読出し用垂直走査回路3と同じシフト速度でシフトする。

【0014】信号読出し用垂直走査回路3の各ビット信号 $A_1, A_2, \dots$ 及び電子シャッタ用垂直走査回路4の各ビット信号 $B_1, B_2, \dots$ は、ロジックゲート5によって切り換えられてドライバ6を介してイメージセンサ部2の各水平ラインに印加される。ロジックゲート5は、リセットパルス $\phi_R$ が印加される期間において信号読出し用垂直走査回路3からの各ビット信号 $A_1, A_2, \dots$ に代えて電子シャッタ用垂直走査回路4からの各ビット信号 $B_1, B_2, \dots$ を出力する。

【0015】図2は、垂直信号線へ読み出された信号を相関二重サンプリングによって読み出す出力回路部を示す回路図である。図2において、垂直信号線7の出力点であるノードN1と電源 $V_{DD}$ 間には、ゲート用のpチャンネルMOSトランジスタQ1が接続され、またノードN1と接地間には、負荷用のnチャンネルMOSトランジスタQ2が接続されている。ゲート用MOSトランジスタQ1は、信号 $\phi_s$ をゲート入力とし、この信号 $\phi_s$ が印加されたとき信号の伝送を許容する。負荷用MOSトランジスタQ2は、バイアス用電圧 $V_{CG1}$ をゲート入力としている。

【0016】垂直信号線7に出力されかつゲート用MOSトランジスタQ1によって伝送が許容された各画素の信号はノイズ除去用コンデンサ $C_C$ に蓄えられる。このノイズ除去用コンデンサ $C_C$ の出力端であるノードN2には、クランプスイッチであるMOSトランジスタQ3が接続されており、このクランプ用MOSトランジスタQ3はそのゲート電極にクランプパルス $\phi_{clp}$ が印加されることにより、オン状態となってノードN2を所定のクランプ電圧 $V_{clp}$ にクランプする。このノイズ除去用コンデンサ $C_C$ 及びクランプ用MOSトランジスタQ3によって、各画素の信号に含まれるリセット雑音等の雑音を抑圧するための相関二重サンプリング(CDS)回路が構成されている。

【0017】ノイズ除去用コンデンサ $C_C$ の出力は、バッファアンプ8を経た後、スイッチング用MOSトランジスタQ4、Q5によってサンプル/ホールド用コンデンサ $C_1, C_2$ に択一的に供給され、これらコンデンサ $C_1, C_2$ によってサンプル/ホールドされる。スイッチング用MOSトランジスタQ4、Q5の制御は、水平ブランキング期間において発生されるサンプル/ホール

ド信号SH1, SH2によって1ライン毎に行われる。これにより、例えば、偶数ラインの各画素の信号がコンデンサC1に、奇数ラインの各画素の信号がコンデンサC2にそれぞれホールドされることになる。

【0018】サンプル/ホールド用コンデンサC1, C2のホールド出力は、水平ゲート用MOSトランジスタQ6, Q7によるスイッチングによってソースフォロウのMOSトランジスタQ9を介して水平信号線9-1, 9-2に導出される。水平ゲート用MOSトランジスタQ6, Q7のスイッチング制御は、水平走査回路10から出力される水平走査信号 $\phi_k$ によって行われる。また、サンプル/ホールド用コンデンサC1, C2は、水平走査信号 $\phi_k$ に対して図3に示すタイミング関係で水平走査回路10から出力される水平走査信号 $\phi_{k+1}$ をゲート入力とするリセット用MOSトランジスタQ8によってリセットされる。水平信号線9-1, 9-2と接地間には、MOSトランジスタQ10-1, Q10-2が接続されており、これらMOSトランジスタQ10-1, Q10-2はバイアス用電圧 $V_{GG2}$ をゲート入力としている。

【0019】次に、上記構成の本発明による固体撮像装置の電子シャッタ機能の動作について図4のタイムチャートにしたがって説明する。本固体撮像装置は、基本的には、期間 $t_2 \sim t_4$ において信号読出し用垂直走査回路3によってn番目の水平ラインを読み出し、電子シャッタ用垂直走査回路4によってm番目の水平ラインをリセットする。そして、期間 $t_6 \sim t_8$ においてn+1番目の水平ラインを読み出し、電子シャッタ用垂直走査回路4によってm+1番目の水平ラインをリセットする。

【0020】すなわち、水平ブランキング期間になると、まず期間 $t_2$ でロジックゲート5を介して出力される信号読出し用垂直走査回路3からの例えばビット信号 $A_n$ によってイメージセンサ部2の水平ラインnが選択され、この選択された水平ラインnの各画素の信号が一斉に垂直信号線7に読み出される。次に、期間 $t_3$ でクランプパルス $\phi_{c1p}$ によってその信号がクランプされる。また、リセットパルス $\phi_R$ が“H”レベルになると、ロジックゲート5は信号読出し用垂直走査回路3からの各ビット信号 $A_n$ に代えて電子シャッタ用垂直走査回路4からの各ビット信号 $B_m, B_n$ を出力する。

【0021】その結果、電子シャッタ用垂直走査回路4によって選択されている2つの水平ラインn, mの電圧 $V_n, V_m$ が高められ、2つの水平ラインn, mでリセットが行われる。水平ラインnでのリセットは関連二重サンプリングのためのものであり、水平ラインmでのリセットは電子シャッタのためのリセットである。これにより、関連二重サンプリングのためのリセットと電子シャッタのためのリセットが同じタイミングで行われることになる。

【0022】次に、期間 $t_4$ になると、リセットパルス $\phi_R$ が“L”レベルになり、ロジックゲート5が電子シ

ャッタ用垂直走査回路4からの各ビット信号 $B_m, B_n$ に代えて信号読出し用垂直走査回路3からの各ビット信号 $A_n$ を出力する。これにより、水平ラインnの空の信号が一斉に読み出され、サンプル/ホールド用コンデンサC1に蓄積される。

【0023】期間 $t_5$ になると、共にシフトレジスタからなる信号読出し用垂直走査回路3及び電子シャッタ用垂直走査回路4の各ビット信号 $A_x, B_x$ が垂直方向に1ビットシフトされ、これによって選択する水平ラインがnからn+1に切り換えられる。そして、期間 $t_6 \sim t_8$ において、水平ラインn+1の各画素の信号の関連二重サンプリングによる読出しと、水平ラインm+1の各画素の信号のリセットが行われる。

【0024】以上説明した動作を換言すれば、現在読み出されている水平ライン(n, n+1)よりもある一定時間後に読み出される水平ライン(m, m+1)が電子シャッタ用垂直走査回路4から出力されるビット信号によってリセットされ、そのリセット後、信号読出し用垂直走査回路3によって読み出されるまでの期間に画素に蓄積された信号が読み出されることになる。

【0025】そして、そのシャッタ時間は、信号読出し用垂直走査回路3によって読み出されている水平ライン(n, n+1)と電子シャッタ用垂直走査回路4によってリセットされている水平ライン(m, m+1)との間に存在する水平ラインの本数によって決まる。すなわち、図1におけるaの部分とbの部分に存在するライン数がシャッタ時間と比例し、このライン数が少ない程シャッタ時間が短くなる。

【0026】上述したように、信号読出し用垂直走査回路3と電子シャッタ用垂直走査回路4をイメージセンサ部2の片側に配置し、両垂直走査回路3, 4からの選択信号(ビット信号)をロジックゲート5で切り換えて水平ラインに入力するようにしたことにより、ドライバ6をイメージセンサ部2の両側に設ける必要がなく、片側にのみ設ければ良いので、ドライバ6の数を両側に設けた場合の半分に削減でき、これに伴い水平ラインに選択信号を印加する経路のインピーダンスを低くすることができる。

【0027】また、電子シャッタ用垂直走査回路4を、リセットする水平ラインを選択する信号に加え、信号読出し用垂直走査回路3によって読み出す水平ラインを選択する信号をも出力するように構成したことにより、関連二重サンプリングのためのリセットと電子シャッタのためのリセットを同時に行えるので、関連二重サンプリングのためのリセットが電子シャッタ用垂直走査回路4によって妨げられる虞れがなくなる。

【0028】

【発明の効果】以上説明したように、本発明によれば、信号読出し用垂直走査手段と電子シャッタ用垂直走査手段をイメージセンサ部の片側に配置するように構成した

ことにより、両垂直走査手段にドライバを兼用することができるため、必要とするドライバの数を両側に配置した場合の半分に削減でき、これに伴い水平ラインに選択信号を印加する経路のインピーダンスを低減できる効果がある。また、信号読出し用垂直走査手段からの選択信号と電子シャッタ用垂直走査手段からの選択信号とを切り換えるロジックゲートを用いたことにより、スイッチング素子を用いなくても両選択信号を切り換えることができる。

【0029】さらに、電子シャッタ用垂直走査手段を、  
10 現在リセットする水平ラインを選択する信号に加え、信号を読み出す水平ラインを選択する信号をも出力するように構成したことにより、相関二重サンプリング用リセットと電子シャッタ用リセットとが同時に行われるので、信号読出し用垂直走査手段によって選択された水平ラインの信号の相関二重サンプリングのためのリセット動作が電子シャッタ用垂直走査手段によって妨げられる虞れがなくなるという効果もある。

# 【図面の簡単な説明】

【図1】本発明による固体撮像装置の一実施例を示す構成図である。

【図2】垂直信号線へ読み出された信号を相関二重サンプリングによって読み出す出力回路部を示す回路図である。

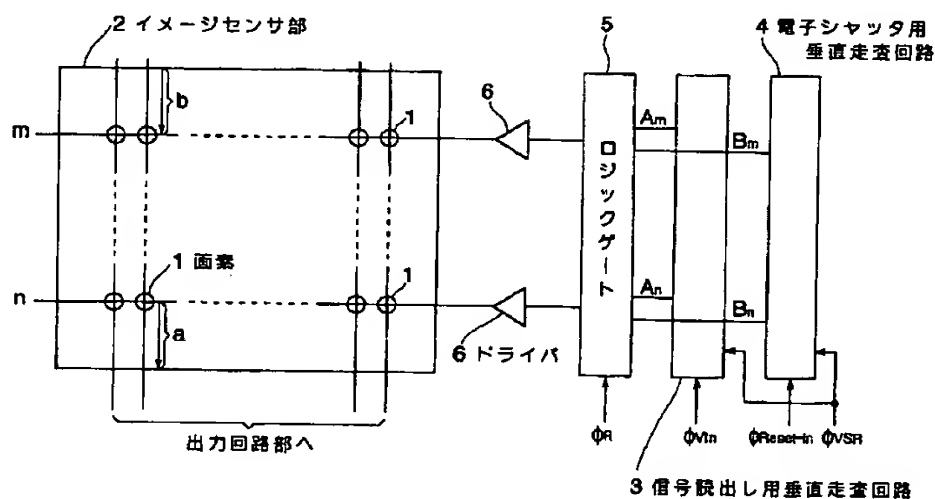
【図3】水平走査信号 $\phi_k$ 、 $\phi_{k+1}$ のタイムチャートである。

【図4】本発明による固体撮像装置の電子シャッタ機能の動作を説明するためのタイムチャートである。

# 【符号の説明】

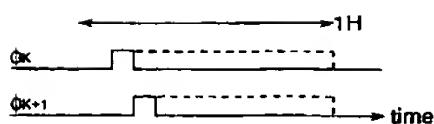
- 1 画素
- 2 イメージセンサ部
- 3 信号読出し用垂直走査回路
- 4 電子シャッタ用垂直走査回路
- 5 ロジックゲート
- 6 ドライバ

【図1】



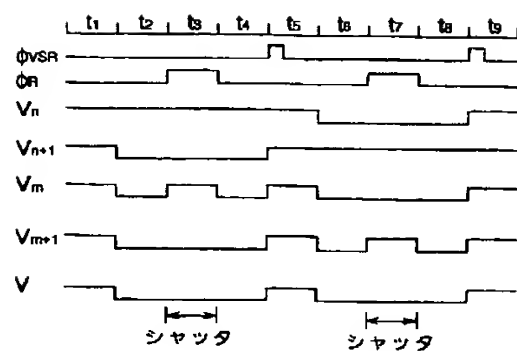
本発明の一実施例を示す構成図

【図3】



水平走査信号のタイムチャート

【图4】



本発明に係るタイムチャート

出力回路部を示す回路図